

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-350250

(43)Date of publication of application : 21.12.2001

(51)Int.Cl.

G03F 1/08  
G06F 17/50  
H01L 21/027

(21)Application number : 2000-167609

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 05.06.2000

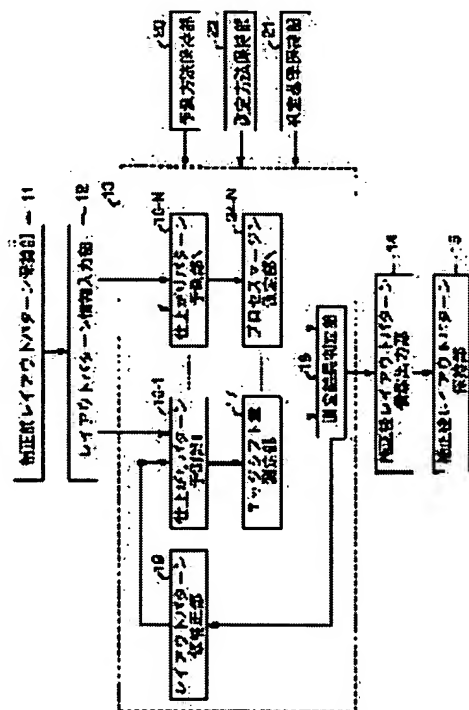
(72)Inventor : TAOKA HIRONOBU

## (54) PATTERN DISTORTION CORRECTING DEVICE, PATTERN DISTORTION CORRECTING METHOD AND RECORDING MEDIUM RECORDED WITH PATTERN DISTORTION CORRECTING PROGRAM

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a pattern distortion correcting device which corrects the distortion of a layout pattern while taking not only an edge shift quantity but a process margin as well into consideration.

**SOLUTION:** The pattern distortion correcting device has a finish pattern predicting section 16 for predicting the finish pattern of the layout pattern, an edge shift measuring section 17 for measuring the edge shift quantity which a deviation between the predicted finish pattern and a reference pattern, a process margin measuring section 24-N for measuring the process margin of the predicted finish pattern, a measurement result deciding section 18 for deciding whether the measured edge shift quantity and the measured process margin satisfy criteria and a layout pattern temporally correcting section 19 for correcting the layout pattern so as to satisfy the criteria in accordance with the decision result by the measurement result deciding section 18.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

**THIS PAGE BLANK (CONT)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-350250

(P2001-350250A)

(43) 公開日 平成13年12月21日 (2001. 12. 21)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
G 0 3 F 1/08		G 0 3 F 1/08	A 2 H 0 9 5
G 0 6 F 17/50	6 5 8	G 0 6 F 17/50	6 5 8 M 5 B 0 4 6
H 0 1 L 21/027		H 0 1 L 21/30	5 0 2 V

審査請求 未請求 請求項の数19 O L (全 19 頁)

(21) 出願番号 特願2000-167609 (P2000-167609)

(22) 出願日 平成12年6月5日 (2000. 6. 5)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 田岡 弘展

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100062144

弁理士 青山 稔 (外1名)

Fターム(参考) 2H095 BA02 BA07 BB01 BB36

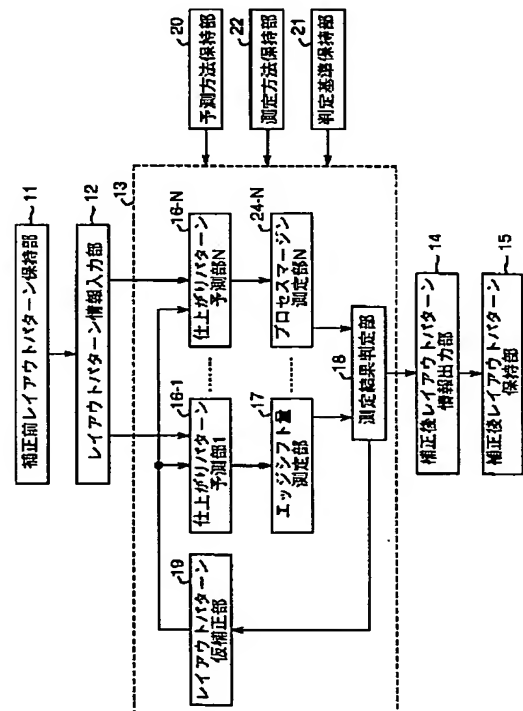
5B046 AA08 BA04 DA02 FA04 JA02

(54) 【発明の名称】 パターン歪み補正装置、パターン歪み補正方法、およびパターン歪み補正プログラムを記録した記録媒体

(57) 【要約】

【課題】 エッジシフト量だけでなく、プロセスマージンも考慮しながら、レイアウトパターンの歪み補正を行うパターン歪み補正装置を提供する。

【解決手段】 パターン歪み補正装置は、レイアウトパターンの仕上がりパターンを予測する仕上がりパターン予測部16と、予測された仕上がりパターンと基準パターン間のずれであるエッジシフト量を測定するエッジシフト量測定部17と、予測された仕上がりパターンのプロセスマージンを測定するプロセスマージン測定部24-Nと、測定されたエッジシフト量と、測定されたプロセスマージンとが判定基準を満たすか否かを判定する測定結果判定部18と、測定結果判定部18による判定結果に基づいて、判定基準を満たすようにレイアウトパターンを補正するレイアウトパターン仮補正部19とを備える。



**THIS PAGE BLANK (USPTO)**

**【特許請求の範囲】**

**【請求項1】** レイアウトパターンの仕上がりパターンを予測する仕上がりパターン予測手段と、  
予測された仕上がりパターンと基準パターン間のずれであるエッジシフト量を測定するエッジシフト量測定手段と、  
測定されたエッジシフト量が判定基準を満たすか否かを判定する測定結果判定手段と、  
測定結果判定手段による判定結果に基づいて、判定基準を満たすようにレイアウトパターンを補正するレイアウトパターン仮補正手段とを備えるパターン歪み補正装置において、  
プロセスマージンを測定するプロセスマージン測定手段を備え、  
測定結果判定手段は、測定されたエッジシフト量だけでなく、測定されたプロセスマージンも判定基準を満たすか否かを判定することを特徴とするパターン歪み補正装置。

**【請求項2】** プロセスマージンが、プロセス条件を変動させた条件でのエッジシフト量であることを特徴とする請求項1に記載のパターン歪み補正装置。

**【請求項3】** プロセスマージンが、エッジシフト量の変化量とプロセス条件の変化量との比であることを特徴とする請求項1に記載のパターン歪み補正装置。

**【請求項4】** プロセスマージンが、補正レイアウトパターンの仕上がりパターンと、他マスクのパターンまたは仕上がりパターンとの図形的特性であることを特徴とする請求項1に記載のパターン歪み補正装置。

**【請求項5】** 前記図形的特性が、補正レイアウトパターンの仕上がりパターンと、他マスクの仕上がりパターンとが重複する部分の面積、またはエッジ間距離であることを特徴とする請求項4に記載のパターン歪み補正装置。

**【請求項6】** プロセスマージンが、プロセス条件を変動させた条件での光強度であることを特徴とする請求項1に記載のパターン歪み補正装置。

**【請求項7】** レイアウトパターンの仕上がりパターンを予測する仕上がりパターン予測手段と、  
予測された仕上がりパターンの幅と基準パターンの幅との差であるプロセスマージンを測定するプロセスマージン測定手段と、  
測定されたプロセスマージンが判定基準を満たすか否かを判定する測定結果判定手段と、  
測定結果判定手段による判定結果に基づいて、判定基準を満たすようにレイアウトパターンを補正するレイアウトパターン仮補正手段とを備えることを特徴とするパターン歪み補正装置。

**【請求項8】** 測定結果判定手段が、仕上がりパターン予測手段によって予測された仕上がりパターンを用いたデバイス、回路シミュレーションの結果を用いることを

特徴とする請求項1に記載のパターン歪み補正装置。

**【請求項9】** 判定基準が、測定結果値を入力とする関数の値が最小値または最大値であることであることを特徴とする請求項1に記載のパターン歪み補正装置。

**【請求項10】** 判定条件に基づいて、仕上がりパターン予測手段による予測、エッジシフト量測定手段による測定、プロセスマージン測定手段による測定、測定結果判定手段による判定の順番を最適化する予測処理最適化手段を備える請求項1に記載のパターン歪み補正装置。

**【請求項11】** 前記判定条件が、判定結果の論理演算および／または条件分岐を含むことを特徴とする請求項10に記載のパターン歪み補正装置。

**【請求項12】** 複数の仕上がりパターン予測手段による予測を並列して実行し、さらにエッジシフト量測定手段による測定とプロセスマージン測定手段による測定を並列して実行することを特徴とする請求項1に記載のパターン歪み補正装置。

**【請求項13】** 測定結果判定手段の結果をフラグとして出力する検証フラグ出力手段を備える請求項1に記載のパターン歪み補正装置。

**【請求項14】** プロセスマージンが、レイアウトパターンまたは補正レイアウトパターンと、隣接するレイアウトパターンとの図形的特性であることを特徴とする請求項1に記載のパターン歪み補正装置。

**【請求項15】** 前記図形的特性が、エッジ間の距離であることを特徴とする請求項14に記載のパターン歪み補正装置。

**【請求項16】** レイアウトパターンの仕上がりパターンを予測するステップと、  
予測された仕上がりパターンと基準パターン間のずれであるエッジシフト量を測定するステップと、  
測定されたエッジシフト量が判定基準を満たすか否かを判定するステップと、  
判定するステップの判定結果に基づいて、判定基準を満たすようにレイアウトパターンを補正するステップとを備えるパターン歪み補正方法において、  
プロセスマージンを測定するステップを備え、  
判定するステップは、測定されたエッジシフト量だけでなく、測定されたプロセスマージンも判定基準を満たすか否かを判定することを特徴とするパターン歪み補正方法。

**【請求項17】** 前記の予測するステップと、  
前記のエッジシフト量を測定するステップと、  
前記の判定するステップと、  
前記の補正するステップと、  
前記のプロセスマージンを測定するステップとのうち少なくとも1つのステップを繰り返し行うことを特徴とする請求項16に記載のパターン歪み補正方法。

**【請求項18】** レイアウトパターンの仕上がりパター

ンを予測する手順と、予測された仕上がりパターンと基準パターン間のずれであるエッジシフト量を測定する手順と、測定されたエッジシフト量が判定基準を満たすか否かを判定する手順と、判定する手順の判定結果に基づいて、判定基準を満たすようにレイアウトパターンを補正する手順とを備えるパターン歪み補正プログラムであって、プロセスマージンを測定する手順を備え、判定する手順は、測定されたエッジシフト量だけでなく、測定されたプロセスマージンも判定基準を満たすか否かを判定することとを特徴とする、コンピュータに実行させるためのプログラムを記録したことを特徴とするコンピュータ読み取り可能な記録媒体。

【請求項 19】 前記の予測する手順と、前記のエッジシフト量を測定する手順と、前記の判定する手順と、前記の補正する手順と、前記のプロセスマージンを測定する手順とのうち少なくとも 1 つの手順を繰り返しコンピュータに実行させるためのプログラムを記録したことを特徴とする請求項 18 に記載の記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体製造で用いる光リソグラフィやエッチング等のパターン形成プロセスで生じるパターン歪みを予測し、その予測と設計レイアウトパターンとの差異を検査することによって、パターン歪みが生じる部分を検出、補正するパターン歪み補正技術に関するものである。

【0002】

【従来の技術】 現在、半導体デバイスのデザインルールは、0.15  $\mu\text{m}$  レベルまで達しており、それを転写するためのレンズ縮小投影露光装置（ステッパ）の光源波長（KrF エキシマレーザを用いる場合で、0.248  $\mu\text{m}$ ）よりも小さくなっているのが現状である。このような状況では、解像度が極端に悪化するため、変形照明技術といった特殊な転写技術によって、解像度を向上させている。

【0003】 この特殊な転写技術を用いた場合、解像度は向上するが、パターンの忠実度は著しく悪化する。また、エッチングプロセスなど他のプロセスにおいても、パターンの微細化によりパターンの粗密差によるパターンの寸法変動が発生する。

【0004】 これらの問題に対応するために、所望のパターンが得られるように設計レイアウトパターンを変形する OPC (Optical Proximity Effect Correction) 処理が広く行われている。ここでは、OPC 処理は単なる光学的 (Optical) 処理だけでなく、プロセス起因のパターン歪み全般を補正するものでもあるとする。

【0005】 OPC 処理の方法には、3 種類ある。1 つは、シミュレーションの結果に基づいてパターンの変形を行うモデルベース OPC 処理である。もう 1 つは、設計レイアウトパターンの図形的特徴、すなわち各パターン

の幅、隣接するパターンとの距離、コーナ部からの距離などを考慮して、設計レイアウトパターンを変形させる仕様（OPC 処理ルール）を予め設定しておき、このルールに基づいて設計レイアウトパターンの変形を行うルールベース OPC 処理である。そして最後の 1 つは、前記の 2 種類の OPC 処理を組み合わせるハイブリッド OPC 処理である。

【0006】 前述した、ルールベース OPC 処理を除く OPC 処理では、設計レイアウトパターンあるいは OPC 処理後のパターンを入力として、シミュレーションを行うことが必要である。本発明は、上記モデルベース OPC 処理とハイブリッド OPC 処理に関するものである。

【0007】 図 15 は、従来技術のパターン歪み補正装置の構成を説明する説明図である。このパターン歪み補正装置は、補正前レイアウトパターン保持部 11 と、レイアウトパターン情報入力部 12 と、レイアウトパターン補正繰り返し部 13 と、補正後レイアウトパターン情報出力部 14 と、補正後レイアウトパターン保持部 15 と、予測方法保持部 20 と、判定基準保持部 21 とを含む。

【0008】 補正前レイアウトパターン保持部 11 は、入力となるレイアウトパターンを格納する。レイアウトパターン情報入力部 12 は、補正前レイアウトパターン保持部 11 の情報を読み出し、レイアウトパターン補正繰り返し部 13 に入力する。レイアウトパターン補正繰り返し部 13 は、入力されたレイアウトパターンの補正を行う。補正後レイアウトパターン情報出力部 14 は、レイアウトパターン補正繰り返し部 13 で生成された補正後レイアウト情報を出力する。補正後レイアウトパターン保持部 15 は、補正後レイアウトパターン情報出力部 14 が出力する情報を保持する。予測方法保持部 20 は、仕上がりパターンの予測方法を格納する。判定基準保持部 21 は、仕上がりパターンについての判定基準を格納する。

【0009】 レイアウトパターン補正繰り返し部 13 は、内部に、仕上がりパターン予測部 16 と、仕上がりパターンエッジシフト量測定部 17 と、エッジシフト量測定結果判定部 18 と、レイアウトパターン仮補正部 19 とを含む。仕上がりパターン予測部 16 は、予測方法保持部 20 の指定の予測方法にしたがって、レイアウトパターンに対するシミュレーションを行う。仕上がりパターンエッジシフト量測定部 17 は、仕上がりパターン予測部 16 で予測された仕上がりパターンの基準レイアウトパターンに対するエッジシフト量を測定する。

【0010】 ここで、基準パターンとは、ウェーハ上に仕上げたい形状を表すパターンのことである。通常、基準パターンは、補正前レイアウトパターンと同じであるが、補正前レイアウトパターンにサイジングなど図形処理を施したものを基準パターンとして用いることもある。

【0011】エッジシフト量測定結果判定部18は、判定基準保持部21から判定基準を読み出し、仕上がりパターンが判定基準を満たすか否かを判定する。仕上がりパターンが判定基準を満たせば、補正は完了し、満たさない場合は、レイアウトパターン仮補正部19は、例えばパターンエッジをシフトさせてパターンを変形させる。パターンが判定基準を満たすまで、仕上がりパターン予測部16と、仕上がりパターンエッジシフト量測定部17と、エッジシフト量測定結果判定部18と、レイアウトパターン仮補正部19とによってパターンの仮補正は繰り返される。

【0012】次に、動作について説明する。図16は、従来技術のパターン歪み補正のフローチャートを示す。まず、補正前レイアウトパターン保持部11から読み取られたレイアウトパターンを入力する(ステップS51)。次に、入力されたレイアウトパターンに対して、予測方法保持部20(図15)に格納された予測方法にしたがって仕上がりパターンのシミュレーションを行う(ステップS52)。次に、ステップS52のシミュレーションで求められた仕上がり予測結果を基に、基準パターンと仕上がりパターン間の歪み量(エッジシフト量)を測定する(ステップS53)。図9のA、B、C、Dは、それぞれエッジシフト量の具体例を示す。

【0013】次に、判定基準保持部21(図15)に格納された判定基準にしたがって、ステップS53で求めたエッジシフト量の判定を行う(ステップS54)。このとき判定基準を満たしていれば、補正を完了しステップS56に進み、満たしていなければ、ステップS55に進む。ステップS55において、レイアウトパターンを仮補正し、ステップS52に戻る。通常は、ステップS52～ステップS55の繰り返し回数が所定回を超えるか、パターン歪み量が指定値以下になることを判定基準にすることが多い。ステップS55においては、ステップS53で求めたエッジシフト量を打ち消すようにパターンを仮補正する。最も典型的な方法は、パターンエッジを、パターン歪みが生じる方向と逆方向に、パターン歪み量分だけ移動させるものである。

【0014】ここで、ステップS55を仮補正としているのは、通常、パターンエッジを、パターン歪みが生じる方向と逆方向にパターン歪み量分だけ移動させても、仕上がりパターンが基準パターンと一致しないからである。このため、補正精度を上げるために、補正量を少しずつ変化させながら、仮補正→シミュレーション→測定→判定を繰り返し行う必要がある。なお、はじめの1回のみ、所定量だけパターンエッジを移動させた後、上記に記載されているように処理を行い、繰り返し補正する方法であってもよい。レイアウトパターンの補正が完了すると、ステップS56において、補正レイアウトパターンを出力し、補正後レイアウトパターン保持部15に格納する。

【0015】以上の動作を行うことにより、従来、シミュレーションを用いたOPC処理(モデルベースOPC処理)を行っていた。実際は、階層構造等を考慮しながら全レイアウトパターンを適当に分割した領域毎に、その中にあるパターンエッジを分割し、その分割されたエッジ毎に補正(エッジの移動)を行う。このとき領域毎もしくはエッジの周辺部のパターンが正しく補正されているか否かを判定することでシミュレーションを用いたOPC処理が実現する。以上のように、従来、従来の方法を用いれば、シミュレーションで予測したウェーハ上の仕上がりパターンの形状が基準パターンに近くなるようにOPC処理を行うことができる。

【0016】また、仕上がりパターンを基準パターンに近づけるようにOPC処理を行う別の具体例として特開平11-102062号公報および特開平11-218899号公報が開示されている。なお、特開平11-102062号公報が開示されたマスクデータ補正装置およびマスクデータ補正方法では、一連のプロセスを通して生じるプロセス変換差を測定し、測定されたプロセス変換差もしくは該プロセス変換差を元にして算出した値を、設計パターン中の対応するパターンを補正する補正值として、設計データを補正することにより所望の設計パターンを得るようにしている。ここにおいて、プロセス変換差は、同一プロセス条件下で、転写、現像、エッチングの各プロセスで生じる、仕上がりパターンと基準パターンとの差であるエッジシフト量のことである。

【0017】また、特開平11-218899号公報が開示されたマスクパターンの補正方法およびその装置では、設計パターンからマスクパターンを生成し、このマスクパターンを用いて露光を行った場合に得られる転写イメージのシミュレーションを行い、シミュレーションされた転写イメージと設計パターンとの差に基づいてマスクパターンを補正することにより、所望の設計パターンを得るようにしている。

【0018】

【発明が解決しようとする課題】しかし、従来の方法では、以下のような問題があった。この問題について図1を用いて具体的に説明する。

【0019】図1(a)において、OPC処理前レイアウトパターン1と、このレイアウトパターンから予測される仕上がりパターン2とが示されている。この図1(a)では、レイアウトパターン1に対して仕上がりパターン2が細く、特にライン端部での後退が大きいことが示されている。

【0020】図1(b)は、従来技術により得られる最終の補正結果を説明する図である。図8(b)において、OPC処理前レイアウトパターン1と、OPC処理後レイアウトパターン3と、OPC処理後レイアウトパターン3を入力としてシミュレーションを行った結果得られる仕上がりパターン4とが示されている。ここでは、OPC処理前レ

イアウトパターン1を基準パターン1とする。OPC処理前レイアウトパターン1にOPC処理を行った結果、図1(b)に示されているように、ライン部、ライン端部共にエッジがシフトされたOPC処理後レイアウトパターン3となる。図1(b)のOPC処理後レイアウトパターン3のシミュレーション結果は仕上がりパターン4のようになり、OPC処理により目的とするパターンが得られる。

【0021】しかしながら、半導体プロセスでは、装置や材質その他の環境の変動やウェーハ表面の段差などの要因により、プロセス条件が微妙に変化する。これらのプロセス条件の変動による仕上がりパターンへの影響は、露光量、デフォーカス量などのパラメータを変化させることにより、シミュレーションで予測することができ

【0022】図1(c)において、プロセス条件の変動により得られる仕上がりパターン5が示されている。この仕上がりパターン5は、中央部でブリッジが生じている。図1(c)のOPC処理前レイアウトパターン1、OPC処理後レイアウトパターン3は、それぞれ図1(b)のOPC処理前レイアウトパターン1、OPC処理後レイアウトパターン3と同一である。この例では、図1(b)のライン端の仕上がりパターンを基準パターン1に近づけるために、ライン端においてハンマーヘッドを大きく付加しすぎたため、ライン端同士が近接し、プロセス条件が変動したときに図1(c)のようにブリッジが生じたのである。

【0023】このように、プロセス条件が最適な状態では、図1(b)に示すように基準パターン1に近い仕上がりパターン2が得られる場合でも、プロセス条件が変動すると、図1(c)に示すような不都合なパターンのブリッジが生じる場合がある。これは、従来技術がいずれもプロセス条件が変動することについて考慮していないために起こる問題である。つまり、従来技術においては、OPC処理を行う際に、プロセスマージンを考慮することはできないという問題があった。なお、本明細書における「プロセスマージン」とは、プロセス条件の変動によるパターンの影響や回路動作上重要な仕上がりパターンの条件のことである。

【0024】本発明は、上記問題を解決するためになされたものであり、プロセスマージン測定を行い、プロセスマージン測定の結果を判定基準としてOPC処理を行うことにより、プロセスマージンも考慮することが可能であるパターン歪み補正装置、パターン歪み補正方法およびパターン歪み補正プログラムを記録した記録媒体を提供する。

【0025】

【課題を解決するための手段】上記課題を解決するために、本発明の第1の態様に係るパターン歪み補正装置は、レイアウトパターンの仕上がりパターンを予測する仕上がりパターン予測手段と、予測された仕上がりパ

ーンと基準パターン間のずれであるエッジシフト量を測定するエッジシフト量測定手段と、測定されたエッジシフト量が判定基準を満たすか否かを判定する測定結果判定手段と、測定結果判定手段による判定結果に基づいて、判定基準を満たすようにレイアウトパターンを補正するレイアウトパターン仮補正手段とを備えるパターン歪み補正装置において、プロセスマージンを測定するプロセスマージン測定手段を備え、測定結果判定手段は、測定されたエッジシフト量だけでなく、測定されたプロセスマージンも判定基準を満たすか否かを判定することを特徴とするものである。

【0026】本発明の第2の態様に係るパターン歪み補正装置は、第1の態様に係るパターン歪み補正装置において、プロセスマージンが、プロセス条件を変動させた条件でのエッジシフト量であることを特徴とするものである。

【0027】本発明の第3の態様に係るパターン歪み補正装置は、第1の態様に係るパターン歪み補正装置において、プロセスマージンが、エッジシフト量の変化量とプロセス条件の変化量との比であることを特徴とするものである。

【0028】本発明の第4の態様に係るパターン歪み補正装置は、第1の態様に係るパターン歪み補正装置において、プロセスマージンが、補正レイアウトパターンの仕上がりパターンと、他マスクのパターンまたは仕上がりパターンとの図形的特性であることを特徴とするものである。

【0029】本発明の第5の態様に係るパターン歪み補正装置は、第4の態様に係るパターン歪み補正装置において、前記図形的特性が、補正レイアウトパターンの仕上がりパターンと、他マスクの仕上がりパターンとが重複する部分の面積、またはエッジ間距離であることを特徴とするものである。

【0030】本発明の第6の態様に係るパターン歪み補正装置は、第1の態様に係るパターン歪み補正装置において、プロセスマージンが、プロセス条件を変動させた条件での光強度であることを特徴とするものである。

【0031】本発明の第7の態様に係るパターン歪み補正装置は、レイアウトパターンの仕上がりパターンを予測する仕上がりパターン予測手段と、予測された仕上がりパターンの幅と基準パターンの幅との差であるプロセスマージンを測定するプロセスマージン測定手段と、測定されたプロセスマージンが判定基準を満たすか否かを判定する測定結果判定手段と、測定結果判定手段による判定結果に基づいて、判定基準を満たすようにレイアウトパターンを補正するレイアウトパターン仮補正手段とを備えることを特徴とするものである。

【0032】本発明の第8の態様に係るパターン歪み補正装置は、第1の態様に係るパターン歪み補正装置において、測定結果判定手段が、仕上がりパターン予測手段



によって予測された仕上がりパターンを用いたデバイス、回路シミュレーションの結果を用いることを特徴とするものである。

【0033】本発明の第9の態様に係るパターン歪み補正装置は、第1の態様に係るパターン歪み補正装置において、判定基準が、測定結果値を入力とする関数の値が最小値または最大値であることであることを特徴とするものである。

【0034】本発明の第10の態様に係るパターン歪み補正装置は、第1の態様に係るパターン歪み補正装置において、判定条件に基づいて、仕上がりパターン予測手段による予測、エッジシフト量測定手段による測定、プロセスマージン測定手段による測定、測定結果判定手段による判定の順番を最適化する予測処理最適化手段を備えるものである。

【0035】本発明の第11の態様に係るパターン歪み補正装置は、第10の態様に係るパターン歪み補正装置において、前記判定条件が、判定結果の論理演算および/または条件分岐を含むことを特徴とするものである。

【0036】本発明の第12の態様に係るパターン歪み補正装置は、第1の態様に係るパターン歪み補正装置において、複数の仕上がりパターン予測手段による予測を並列して実行し、さらにエッジシフト量測定手段による測定とプロセスマージン測定手段による測定を並列して実行することを特徴とするものである。

【0037】本発明の第13の態様に係るパターン歪み補正装置は、第1の態様に係るパターン歪み補正装置において、測定結果判定手段の結果をフラグとして出力する検証フラグ出力手段を備えるものである。

【0038】本発明の第14の態様に係るパターン歪み補正装置は、第1の態様に係るパターン歪み補正装置において、プロセスマージンが、レイアウトパターンまたは補正レイアウトパターンと、隣接するレイアウトパターンとの図形的特性であることを特徴とするものである。

【0039】本発明の第15の態様に係るパターン歪み補正装置は、第14の態様に係るパターン歪み補正装置において、前記図形的特性が、エッジ間の距離であることを特徴とするものである。

【0040】本発明の第16の態様に係るパターン歪み補正方法は、レイアウトパターンの仕上がりパターンを予測するステップと、予測された仕上がりパターンと基準パターン間のずれであるエッジシフト量を測定するステップと、測定されたエッジシフト量が判定基準を満たすか否かを判定するステップと、判定するステップの判定結果に基づいて、判定基準を満たすようにレイアウトパターンを補正するステップとを備えるパターン歪み補正方法において、プロセスマージンを測定するステップを備え、判定するステップは、測定されたエッジシフト量だけでなく、測定されたプロセスマージンも判定基準

を満たすか否かを判定することを特徴とするものである。

【0041】本発明の第17の態様に係るパターン歪み補正方法は、第16の態様に係るパターン歪み補正方法において、前記の予測するステップと、前記のエッジシフト量を測定するステップと、前記の判定するステップと、前記の補正するステップと、前記のプロセスマージンを測定するステップとのうち少なくとも1つのステップを繰り返し行うことを特徴とする請求項16に記載のパターン歪み補正方法。

【0042】本発明の第18の態様に係るコンピュータ読み取り可能な記録媒体は、レイアウトパターンの仕上がりパターンを予測する手順と、予測された仕上がりパターンと基準パターン間のずれであるエッジシフト量を測定する手順と、測定されたエッジシフト量が判定基準を満たすか否かを判定する手順と、判定する手順の判定結果に基づいて、判定基準を満たすようにレイアウトパターンを補正する手順とを備えるパターン歪み補正プログラムを記録したコンピュータ読み取り可能な記録媒体であって、プロセスマージンを測定する手順を備え、判定する手順は、測定されたエッジシフト量だけでなく、測定されたプロセスマージンも判定基準を満たすか否かを判定することを特徴とする、コンピュータに実行させるためのプログラムを記録したものである。

【0043】本発明の第19の態様に係るコンピュータ読み取り可能な記録媒体は、パターン歪み補正プログラムを記録した第18の態様に係るコンピュータ読み取り可能な記録媒体である。このパターン歪み補正プログラムは、前記の予測する手順と、前記のエッジシフト量を測定する手順と、前記の判定する手順と、前記の補正する手順と、前記のプロセスマージンを測定する手順とのうち少なくとも1つの手順を繰り返しコンピュータに実行させるためのプログラムである。

【0044】

【発明の実施の形態】実施の形態1. 図2は、実施の形態1のパターン歪み補正装置の構成を説明する説明図である。補正前レイアウトパターン保持部11、レイアウトパターン情報入力部12、補正後レイアウトパターン情報出力部14および補正後レイアウトパターン保持部15は、図15と同一である。従来の構成と異なるのは、レイアウトパターン補正繰り返し部13が、プロセスマージン測定部24-N (N>1)を含み、2つ以上の仕上がりパターン予測部16を含むことである。これに伴い、レイアウトパターン補正繰り返し部13には、測定方法保持部22と、エッジシフト量測定部17およびプロセスマージン測定部24-Nの出力を受け取る測定結果判定部8とが加えられている。

【0045】ここで、仕上がりパターン予測部16は、2つであっても、3つ以上であってもよい。プロセスマージン測定部24は、仕上がりパターン予測部16より

1つ少ない。予測方法保持部20は、仕上がりパターン予測部16-Nで用いられる予測方法を複数保持している。判定基準保持部21は、測定結果判定部18で使用する判定基準を保持し、測定方法保持部22は、エッジシフト量測定部17およびプロセスマージン測定部24-Nの測定方法を保持する。予測方法保持部20および測定方法保持部22はそれぞれ1つであっても複数に分かれていても、それらが複数の予測方法や測定方法を保持していればよい。

【0046】なお、図2において、予測方法保持部20、判定基準保持部21、測定方法保持部22は、レイアウトパターン補正繰り返し部13に接続されているように図示されている。実際には、予測方法保持部20は、各仕上がりパターン予測部16に接続されており、判定基準保持部21は、測定結果判定部18に接続されており、測定方法保持部22は、エッジシフト量測定部17および各プロセスマージン測定部24に接続されている。

【0047】次に、図2のパターン歪み補正装置の動作について説明する。最初に本発明の特徴であるプロセスマージンを考慮してレイアウトパターンを補正する動作を説明し、後に実施の形態1のレイアウトパターンを補正する動作を説明する。

【0048】図3は、パターン歪み補正のフローチャートである。まず、レイアウトパターン情報入力部12が補正レイアウトパターン保持部11に保持されているパターンを読み出し、レイアウトパターン補正繰り返し部13に inputs (ステップS1)。次に、レイアウトパターン補正繰り返し部13は、レイアウトパターンを補正する(ステップS2)。このレイアウトパターンの補正については、後に説明する。次に、補正後レイアウトパターン情報出力部14は、レイアウトパターン補正繰り返し部13で生成する補正パターンを、補正後レイアウトパターン保持部15に出力し、補正後レイアウトパターン保持部15は、補正レイアウトパターンを格納する(ステップS3)。

【0049】図4は、レイアウトパターン補正(図3のステップS2)のフローチャートである。ここで、従来と異なる点は、予測方法保持部20に格納された予測方法にしたがって仕上がりパターンの予測を行うステップS11と、測定方法保持部22に格納された測定方法にしたがってプロセスマージンの測定を行うステップS22があることである。

【0050】ステップS11において、最初に、仕上がりパターン予測部16-Nは、予測方法保持部20に格納された予測方法を読み出し、プロセス条件を変動させた条件での仕上がりパターンの予測をこの予測方法にしたがって行う。ステップS12において、プロセスマージン測定部24-Nは、測定方法保持部22に格納された測定方法を読み出し、ステップS11で予測された仕

上がりパターンのプロセスマージンの測定をこの測定方法にしたがって行う。

【0051】ステップS13において、測定結果判定部18は、判定基準保持部21に格納された判定基準を読み出し、ステップS12で測定されたプロセスマージンがこの判定基準を満たすか否かを判定する。測定されたプロセスマージンが判定基準を満たすならば、補正を終了し、図3のステップS2に戻り、満たさないならば、ステップS14に進む。ステップS14において、レイアウトパターン仮補正部19は、レイアウトパターンの仮補正を行い、ステップS11に戻る。レイアウトパターンを少しずつ変化させて仮補正を行い、判定基準を満たすまで、ステップS11～ステップS14を繰り返すことにより、プロセスマージンを考慮したOPC処理結果が得られる。

【0052】図5は、レイアウトパターン補正(図3のステップS2)のフローチャートを示す。図5のステップS21-1、S22は、図16のステップS51、S52と同じである。図5のステップS21-N、23-Nは、図4のステップS11、S12と同じである。図5が、図4と異なるのは、図5にはステップS21-1、S22が追加されている点である。ステップS21-1～ステップS23-Nについては、上記に示されているように、図4または図16のいずれかのステップと同一であるので、説明を省略する。ステップS21-1～ステップS23-Nを行うことにより、仕上がりパターンのエッジシフト量およびプロセスマージンの測定結果が求められる。

【0053】次に、ステップS24において、測定結果判定部18は、判定基準保持部21に格納された判定基準を読み出し、仕上がりパターンのエッジシフト量およびプロセスマージンの測定結果に対してこの判定基準にしたがって判定する。これらの複数の判定結果が判定基準を満たすならば、補正を終了し、満たさないならば、ステップS25に進む。ステップS25において、レイアウトパターン仮補正部19は、従来と同じ方法で判定基準を満たすようにレイアウトパターンの仮補正を行い、ステップS21-1に戻る。判定基準を満たすまで、ステップS21-1～ステップS25を繰り返すことにより、エッジシフト量とプロセスマージンを考慮したOPC処理結果を得ることができる。

【0054】次に、図1を用いて実施の形態1により得られる結果を説明する。図1(d)は、エッジシフト量とプロセスマージンを考慮したOPC処理結果を示す図である。図1(d)には、基準パターン1と、OPC処理後レイアウトパターン7と、OPC処理後レイアウトパターン7の仕上がりパターン6が示されている。図1(d)の仕上がりパターン6を図1(b)の仕上がりパターン2と比較すると、仕上がりパターン6は、仕上がりパターン2よりライン端部が多少後退しているが、プロセス条件が変

動した場合でも図1(c)に示されているようなブリッジを回避することができる。本実施の形態を用いることにより、図1(d)に示すように、エッジシフト量とプロセスマージンの両方を考慮したOPC処理結果を得ることが可能となる。

【0055】なお、ここでは、通常使用されると思われる、エッジシフト量の測定と1つまたは複数のプロセスマージンの測定の組み合わせについて述べたが、エッジシフト量の測定を行わない場合（すなわち、図5のステップS21-1、S22を含まない場合）でも、プロセスマージンを考慮したOPC処理結果が得られる。さらに、予測ステップが、予測ステップに対応する測定ステップに先行している限り、図5のステップS21-1からステップS23-Nまでの処理順序を変えても同様の効果が得られることは明らかである。

【0056】実施の形態2. 実施の形態2のパターン歪み補正装置の構成図と動作は、実施の形態1のものと同様である。実施の形態2は、実施の形態1において、特に、図2の予測方法保持部20、判定基準保持部21、測定方法保持部22に格納された予測方法、判定基準、測定方法を以下のように設定したものである。

【0057】予測方法1：従来と同様の方法で（プロセス変動を考慮しないで）仕上がりパターンを予測する。  
測定方法1：上記仕上がりパターンのエッジシフト量を測定する。

予測方法2：プロセス条件を変動させた条件で仕上がりパターンを予測する。

測定方法2：上記仕上がりパターンのエッジシフト量を測定する。

判定基準：測定方法2により得られたエッジシフト量が規定値内である条件下で、測定方法1により得られたエッジシフト量が規定値内かつ最小である。

【0058】判定基準にあるように、複数の測定方法に対して、結果の判定を行うためには、論理演算を用いた条件分岐が必要となる。本実施の形態において、この条件分岐は、「測定方法2により得られたエッジシフト量 $\leq$ 規定値」かつ「測定方法1により得られたエッジシフト量 $\leq$ 規定値」かつ「測定方法1により得られたエッジシフト量が最小」である。レイアウト仮補正部19は、図5のステップS25において、この条件分岐を全て満たすように補正を行う。なお、さらにステップS21-1～ステップS25を複数回繰り返すことを、判定基準に追加してもよい。この場合、レイアウトパターンが複数回補正され、測定結果判定部18による判定（ステップS24）において、これら複数個の補正パターンのうち、最良のものが選択される。

【0059】これらの条件下で、ステップS21-1～ステップS25を繰り返すことにより、プロセス変動が起こった際にブリッジが起こるなどのプロセスマージン低下を防ぎつつ、図1(d)に示すように、基準パターン

に近い仕上がりパターンを得るOPC処理結果を求めることが可能となる。

【0060】実施の形態3. 実施の形態3のパターン歪み補正装置の構成図と動作は、実施の形態1のものと同様である。実施の形態3は、実施の形態1において、特に、図2の予測方法保持部20、判定基準保持部21、測定方法保持部22に格納された予測方法、判定基準、測定方法を以下のように設定したものである。

【0061】予測方法1：従来と同様の方法で（プロセス変動を考慮しないで）仕上がりパターンを予測する。  
測定方法1：上記仕上がりパターンのエッジシフト量を測定する。

予測方法2：プロセス条件（例えば露光量、またはデフォーカス量）を変動させた複数の条件で仕上がりパターンを予測する。

測定方法2：複数の条件で予測された仕上がりパターンにおいて、エッジシフト量の変化量とプロセス条件（例えば露光量、またはデフォーカス量）の変化量との比を測定する。

判定基準：測定方法2により得られたエッジシフト量の変化量とプロセス条件の変化量との比が規定値内である条件下で、測定方法1により得られたエッジシフト量が規定値内かつ最小である。

【0062】以下、図6のグラフを用いて本実施の形態の説明を行う。図6(a)は、プロセス条件の1つである露光量に対する仕上がりパターンのエッジシフト量を示したものである。この傾きは、露光量以外のプロセス条件が全く同じであった場合でも、レイアウトパターンおよびその周辺の状況が異なれば異なる。プロセス変動がない最良の状態では、露光量はE0であり、このときのエッジシフト量はW0である。これに対して、なんらかの原因で露光量の変動し、E1となった場合のエッジシフト量はW1である。 $\Delta E = E1 - E0$ に対して、 $\Delta W = W1 - W0$ の絶対値 $|\Delta W / \Delta E|$ が大きいということは、露光量変動に対して仕上がりパターン寸法が大きく変動することを意味し、すなわちプロセスマージンが小さいことを示す。

【0063】図6(b)に、プロセス条件の1つであるデフォーカス量（最良の焦点距離からのずれ量）に対する仕上がりパターンエッジシフト量を示す。ウェーハ上の段差などにより、デフォーカス量の変動が起こる。デフォーカス量の変動 $\Delta D = D1 - D0$ に対して、パターンエッジのシフト量 $\Delta W = W1 - W0$ の絶対値 $|\Delta W / \Delta D|$ が大きいということは、前述の例と同様に、デフォーカス量の変動に対して仕上がりパターン寸法が大きく変動することを意味し、すなわちプロセスマージンが小さいことを示す。

【0064】以上のように、複数のプロセス条件でシミュレーションを行い、そのときのエッジシフト量の変化量とプロセス条件の変化量との比をプロセスマージンと

することができ、これらは広く使用されている。このプロセスマージンが規定値よりも小さいようにOPC処理を行う、またはより小さくなるように、レイアウトパターンの仮補正を繰り返すことにより、プロセスマージンを確保したOPC処理を行うことが可能となる。

【0065】なお、ここでは、 $|\Delta W/\Delta E|$ または $|\Delta W/\Delta D|$ の値をそのまま用いる例を述べたが、設計寸法値に対する変化量の割合 $|\Delta W/\Delta E|/(設計寸法値)$ または $|\Delta W/\Delta D|/(設計寸法値)$ をプロセスマージンとしてもよい。このプロセスマージンを用いることで、微細なレイアウトに対して、寸法精度が求められない太いパターンよりも高精度なOPC処理を行うことが可能である。さらに、図6(c)に示すように、露光量とデフォーカス量を縦軸と横軸にとり、 $|\Delta W/\Delta D|$ および $|\Delta W/\Delta E|$ が共に規定値を満たす(D、E)の領域を矩形で表し、その面積をプロセスマージンとして用いてもよい。このプロセスマージンを用いても、高精度なOPC処理を行うことができる。

【0066】なお、さらに図5のステップS21-1～ステップS25を複数回繰り返すことを、判定基準に追加してもよい。この場合、レイアウトパターンが複数回補正され、測定結果判定部18による判定(ステップS24)において、これら複数個の補正パターンのうち、最良のものが選択される。

【0067】以上のように、本実施の形態を用いることによって、エッジシフト量を最小にしつつ、プロセスマージンを確保することにより、高精度なOPC処理を行うことが可能となる。

【0068】実施の形態4。実施の形態4のパターン歪み補正装置の構成図と動作は、実施の形態1のものと同様である。実施の形態4は、実施の形態1において、特に、図2の予測方法保持部20、判定基準保持部21、測定方法保持部22に格納された予測方法、判定基準、測定方法を以下のように設定したものである。

【0069】予測方法1：従来と同様の方法で(プロセス変動を考慮しないで)仕上がりパターンを予測する。  
測定方法1：上記仕上がりパターンのエッジシフト量を測定する。

予測方法2：プロセス条件を変動させた条件で仕上がりパターンを予測する。

測定方法2：上記仕上がりパターンのエッジ位置を測定する。

【0070】予測方法3：他工程のマスクの仕上がりパターンを予測する。

測定方法3：上記仕上がりパターンのエッジ位置を測定した後、予測方法2により得られたエッジ位置と予測方法3により得られたエッジ位置とを比較し、両工程の包含関係を測定する。

判定基準：測定方法3の結果において予測方法3により得られたエッジ位置が予測方法2により得られたエッジ

位置に包含される条件下で、測定方法1によるエッジシフト量が規定値内かつ最小である。

【0071】図7を用いて本実施の形態について具体的に説明する。図7(a)は、配線の設計パターン31と、他工程のマスク32(ここでは配線と他の層の配線を結ぶビア)とを示す。図7(b)は、図7(a)の配線の仕上がりパターン33と、図7(a)のビアの仕上がりパターン34を示す。配線端部が大きく後退し、ビアを踏み外している。配線端部がビアを踏み外しているために、ビア-配線間が接続されず、回路動作上問題となる。図7(c)は、従来のように基準パターンと仕上がりパターンが一致するようなOPC処理を行ったときの最適なプロセス条件下での仕上がりパターンを示す。配線の仕上がりパターン35は十分にビアの仕上がりパターン34を覆っており、回路動作上の問題が回避されている。

【0072】しかしながら、プロセス条件が変動した場合、従来のOPC処理を行ったパターンの仕上がりパターンは、図7(b)の仕上がりパターン33のようになるかもしれない。この場合、配線端部が大きく後退し、ビアを踏み外している。これでは、ビア-配線間が接続されず、回路動作上問題となる点は、OPC処理を行わない場合と同様である。本実施の形態の方法を用いれば、プロセス変動があった場合の仕上がりパターンを考慮しながらOPC処理を行うため、図7(c)の配線の仕上がりパターン35がビアの仕上がりパターン34を包含するようにOPC処理結果を最適化することが可能である。

【0073】なお、「配線の仕上がりパターン35がビアの仕上がりパターン34を包含する」という条件は、以下のように指定することも可能である。用いるプロセスにしたがってこれらの条件が選択される。

条件1：図7(c)のビアの仕上がりパターン34が配線の仕上がりパターン35の内側にあり、かつビアのエッジと配線のエッジとの距離が規定値以上である。

条件2：図7(c)の配線の仕上がりパターン34とビアの仕上がりパターン35との重複部分の面積が、規定した面積以上である。

条件3：図7(c)の配線の仕上がりパターン34とビアの仕上がりパターン35との重複部分の面積が、図7(a)の他工程のマスク32の面積の指定した割合以上である。

【0074】さらに、予測方法3においてシミュレーションを用いず、図7(a)の他工程のマスク32をそのまま用いることで、精度は低下するが、シミュレーション数を減らし高速化することが可能である。

【0075】なお、さらに図5のステップS21-1～ステップS25を複数回繰り返すことを、判定基準に追加してもよい。この場合、レイアウトパターンが複数回補正され、測定結果判定部18による判定(ステップS24)において、これら複数個の補正パターンのうち、最良のものが選択される。

【0076】本実施の形態を用いることにより、他マスク（他工程）とのプロセスマージンを考慮しながら、高精度にOPC処理を行うことが可能となる。

【0077】実施の形態5. 実施の形態5のパターン歪み補正装置の構成図と動作は、実施の形態1のものと同様である。実施の形態5は、実施の形態1において、特に、図2の予測方法保持部20、判定基準保持部21、測定方法保持部22に格納された予測方法、判定基準、測定方法を以下のように設定したものである。

【0078】予測方法1：従来と同様の方法で（プロセス変動を考慮しないで）仕上がりパターンを予測する。測定方法1：上記仕上がりパターンのエッジシフト量を測定する。

予測方法2：ディンプルが生じる可能性のある場所（例えば4つの矩形の中心部）について、プロセス条件を変動させた条件で、仕上がりパターンを予測する。

測定方法2：上記仕上がりパターンの物理量（この実施の形態においては光学強度）を測定する。

判定基準：測定方法2により得られた物理量が規定値以上である場合には、その物理量が規定値より小さくなるようにパターンを生成した上で、測定方法1により得られたエッジシフト量が規定値内かつ最小である。

【0079】図8を用いて説明する。図8(a)は、設計レイアウトパターン41を示す。ここでは、基準パターンも設計レイアウトパターン41に等しいものとして説明する。図8(b)の斜線部は、設計レイアウトパターン41の仕上がりパターン42を示す。レイアウトパターンにはない仕上がりパターンが中央部に発生する。このレイアウトにはない仕上がりパターンは、ハーフトーンディンプル43（以下、HTディンプルと呼ぶ）と呼ばれるものである。

【0080】HTディンプル43は、解像度を向上させるために用いられるハーフトーン型位相シフトマスク（HTマスク）でしばしば生じる。しかしHTディンプル43は、最適なプロセス条件では検出されないのが普通であり、プロセス変動を考慮してシミュレーションすることにより、初めて検出できる。このHTディンプル43は、不必要なパターンであるので、HTディンプル43を取り除く処理が必要となる。予測方法2において、HTディンプルが生じる可能性のある場所は、図形演算（サイジング、レイヤ間演算AND/OR/NOT/XORなど）で求められる図形やパターン上の座標によって指定される。

【0081】図8(c)は、本実施の形態の方法を用いて、HTディンプル43に対して補正を行った結果を示す。点で示された領域が測定方法2の結果を受けてOPC処理によって生成されたパターン44である。ここでは、4つの仕上がりパターン45が、フォトマスク上で光が通るように設計されているとする。このとき、パターン44は、小さい光が通るような矩形を中央部に追加

すること、または光が全く通らない矩形を中央部に追加することによって生成される。このパターン44を生成することにより、中央のHTディンプルの発生を抑制することができる。もちろん、HTディンプル43が生じないのであれば、パターン44を生成させる必要はない。

【0082】ただ、このパターンの生成により、周辺の仕上がりパターン45は、仕上がりにおいて影響を受けるが、レイアウト仮補正部19が、測定方法1によるエッジシフト量を最小にするようにエッジ部を補正することで、周囲4つの仕上がりパターン45のエッジシフト量を最小にすることができる。

【0083】なお、さらに図5のステップS21-1～ステップS25を複数回繰り返すことを、判定基準に追加してもよい。この場合、レイアウトパターンが複数回補正され、測定結果判定部18による判定（ステップS24）において、これら複数個の補正パターンのうち、最良のものが選択される。

【0084】本実施の形態を用いることにより、HTディンプル43の発生を抑止し、かつ周囲の仕上がりパターン45のエッジシフト量を最小にするOPC処理を行うことが可能となる。

【0085】実施の形態6. 実施の形態6のパターン歪み補正装置の構成図は、図2において、予測部16-1と、エッジシフト量測定部17とを除いたものである。また、動作は、ステップS21-1とステップS22とが不要であることを除いて実施の形態1のものと同様である。また実施の形態6は、実施の形態1において、特に、図2の予測方法保持部20、判定基準保持部21、測定方法保持部22に格納された予測方法、判定基準、測定方法を以下のように設定したものである。

【0086】予測方法1：従来と同様の方法で（プロセス変動を考慮しないで）仕上がりパターンを予測する。測定方法1：上記仕上がりパターンの幅と基準パターンの幅との差を測定する。判定基準：測定方法1により得られた差が規定値内である。

【0087】図9を用いて本実施の形態について説明する。図9(a)、(b)は、2つの補正パターンの仕上がりパターンを示す。図9(a)、(b)において、基準パターン51、仕上がりパターン52、53が示されて、さらにエッジシフト量A、B、C、Dが示されている。ここで仕上がりパターンの幅と基準パターンの幅との差は、それぞれA+B、|C-D|である。A+Bが規定値以下であるならば、仕上がりパターン52が、また|C-D|が規定値以下であるならば、仕上がりパターン53が、判定基準を満たしていると判定される。

【0088】また、判定基準が、補正繰り返し回数が規定回数以上でありかつ測定方法1により得られた差が規定値ないかつ最小であるとしてもよい。この場合、レイアウトパターンの補正が規定回数繰り返されるので、規

定回数個の補正レイアウトパターンについて判定する。  
例えば規定回数が2回であるとする。

【0089】以下、2つの補正レイアウトパターンの仕上がりパターン52、53について考える。A+BがC+Dよりもわずかに小さいとすると、仕上がりパターン52より仕上がりパターン53は、エッジシフト量が小さい。このため、従来の判定基準(エッジシフト量を最小にする)では、仕上がりパターン53(図9(b))ではなく、仕上がりパターン52(図9(a))が最終補正結果として選択されていた。

【0090】しかし、ゲートパターンのOPC処理などでは、重要なのはエッジシフト量ではなく、仕上がりパターンの幅と基準パターンの幅との差である。図9(a)においては、仕上がりパターン52の幅は、A+Bだけ基準パターン51の幅より太い。図9(b)においては、仕上がりパターン53の幅と基準パターン51の幅との差は、 $|C-D|$ である。したがって、判定基準によれば、仕上がりパターンの幅と基準パターンの幅との差が小さい仕上がりパターン53(図9(b))が選択される。活性領域上のゲートのみを抜き出して上記処理を行えば、回路動作上重要なゲート幅を高精度に補正することが可能である。本実施の形態を用いることにより、エッジシフト量ではなく、パターン幅が基準パターンに近くなるようなOPC処理を行うことが可能となる。

【0091】実施の形態7. 実施の形態7のパターン歪み補正装置の構成図と動作は、実施の形態1のものと同様である。実施の形態7は、実施の形態1において、特に、図2の予測方法保持部20、判定基準保持部21、測定方法保持部22に格納された予測方法、判定基準、測定方法を以下のように設定したものである。

【0092】予測方法1: 従来と同様の方法で(プロセス変動を考慮しないで)仕上がりパターンを予測する。  
測定方法1: 上記仕上がりパターンのエッジシフト量を測定する。

予測方法2: 指定した場所(例えばトランジスタのゲート長)について、プロセス条件を変動させた条件(あるいはプロセス変動を考慮しない)で、仕上がりパターンを予測する。

測定方法2: 上記仕上がりパターンを入力としてデバイス、回路シミュレーションを実行する。

判定基準: 測定方法2で、デバイス、回路上の規格を満たす範囲内で、測定方法1により得られたエッジシフト量が規定値内かつ最小である。

【0093】本実施の形態について、図9を用いて説明する。ここで図9(a)は、仕上がりパターンが基準パターンより太くなる例であり、図9(b)は、仕上がりパターンが基準パターンより細くなる例である。

【0094】仕上がりパターン52、53がトランジスタのゲートであるとする。実施の形態6において、記載されているように、ゲートにおいて、仕上がりパターン

の幅が基準パターンの幅に近いことが好ましい。それは、仕上がりパターンの幅によって、トランジスタの動作速度が変化するためである。例えば、判定基準によれば、仕上がりパターン53の幅は、基準パターンの幅に近いので、トランジスタの動作速度が設計規格値内であり、仕上がりパターン52の幅は、基準パターンの幅に近くないので、トランジスタの動作速度が設計規格値外であるとなる。したがって、この場合、レイアウト仮補正部19は、幅について、仕上がりパターンが基準パターンより太くならず、かつ基準パターンに近くなるように補正する。

【0095】また、仕上がりパターン52、53が配線であるとする。配線が太くなれば、抵抗は小さくなり、配線が細くなれば、抵抗は大きくなる。例えば、判定基準によれば、配線の仕上がりパターン52は、基準パターンより太いので抵抗が小さく、設計規格値内であり、配線の仕上がりパターン53は、基準パターンより細いので抵抗が大きく、設計規格値外であるとなる。したがって、この場合、レイアウト仮補正部19は、幅について、仕上がりパターンが基準パターンより細くならず、かつ基準パターンに近くなるように補正する。

【0096】なお、さらに図5のステップS21-1～ステップS25を複数回繰り返すことを、判定基準に追加してもよい。この場合、レイアウトパターンが複数回補正され、測定結果判定部18による判定(ステップS24)において、これら複数個の補正パターンのうち、最良のものが選択される。

【0097】このように、本実施の形態により、デバイス、回路上の規格を満たし、かつ仕上がりパターンが基準パターンに近いようなOPC処理を行うことが可能となる。

【0098】実施の形態8. 実施の形態8のパターン歪み補正装置の構成図と動作は、実施の形態1のものと同様である。実施の形態8は、実施の形態1において、特に、図2の測定方法保持部22に格納された判定基準を以下のように設定したものである。判定基準: 関数  $f$  (測定結果1、測定結果2、…、測定結果N) の値が最小値(または最大値)である。関数の例としては、次のようなものがあげられる。

$$f(x_1, x_2, \dots, x_N) = a_1 * x_1 + a_2 * x_2 + \dots + a_N * x_N$$

ここで、 $x_N$ は、測定結果Nを表し、 $a_N$ は、測定結果Nについての重み係数を表す( $N=2, \dots, N$ )。

【0099】これまでの実施の形態では、測定結果1、2、…、Nはそれぞれ全てを満たす場合のみ適用が可能であった。測定結果の内、どれかを優先し、どれかを無視することは、条件分岐で可能であるが、全てを考慮しながらある測定結果に重み付けを行うことはできなかった。関数の値が最小値(または最大値)であるか否かを判定することによって、測定結果に重みをつけ全ての



測定結果を総合的に判定して最適なOPC処理を行うことが可能となる。

【0100】実施の形態9. 図10は、実施の形態9のパターン歪み補正装置の構成を説明する説明図である。図10が図2と異なるのは、予測処理最適化部25を含むことである。レイアウトパターン補正繰り返し部13を除いて実施の形態1と同一であるので、重複を避けるために、レイアウトパターン補正繰り返し部13のみ説明する。

【0101】予測処理最適化部25は、判定条件に基づいて予測、測定、判定を行う順番を最適化する。この判定条件は、判定基準保持部21に格納されている。また、予測処理最適化部25は、レイアウトパターン情報入力部12から入力されたレイアウトパターンを、最初に予測を行う仕上がりパターン予測部16-i ( $i = 1, \dots, N$ ) に出力する。仕上がりパターン予測部16-iは、予測方法保持部20に格納された予測方法に基づいて仕上がりパターンを予測する。

【0102】次に、 $i = 1$  ならば、エッジシフト量測定部17が、測定方法保持部22に格納された測定方法に基づいてエッジシフト量の測定を行う。 $i = 1$  でないならば、プロセスマージン測定部24-iが、測定方法保持部22に格納された測定方法に基づいてプロセスマージンの測定を行う。次に、測定結果判定部18は、測定されたエッジシフト量またはプロセスマージンが、判定基準保持部21に格納された判定基準を満たすか否かを判定する。測定結果判定部18が、補正後レイアウトパターン情報出力部14、レイアウトパターン仮補正部19、予測処理最適部25のいずれにレイアウトパターンを出力するかは、判定条件によって異なる。これは、図11のステップS34-1の出力結果が3つあることに

対応している。判定条件について後で説明する。

【0103】次に、レイアウトパターン仮補正部19は、測定結果判定部18から出力されたレイアウトパターンを判定基準に基づいて従来の方法で仮補正する。仮補正されたレイアウトパターンは、予測処理最適化部25に出力される。予測処理最適化部25は、入力されたレイアウトパターンまたは仮補正されたレイアウトパターンを判定条件に基づいて、最適な仕上がりパターン予測部16-j ( $j = 1, \dots, N$ ) に出力する。

【0104】なお、図10において、予測方法保持部20、判定基準保持部21、測定方法保持部22は、レイアウトパターン補正繰り返し部13に接続されているように図示されている。実際には、予測方法保持部20は、各仕上がりパターン予測部16に接続されており、判定基準保持部21は、測定結果判定部18および予測処理最適部25に接続されており、測定方法保持部22は、エッジシフト量測定部17および各プロセスマージン測定部24に接続されている。

【0105】動作について図11を用いて説明する。図

11は、レイアウトパターン補正 (図3のステップ2) のフローチャートを示す。図11のフローチャートと図5のフローチャートを比較すると、ステップS32-NとステップS21-1、ステップS33とステップS22、ステップS35-NとステップS23-N、ステップS36とステップS25は、それぞれ同一である。図11は、ステップS31、S34-1~S34-(N-1)を含むという点で図5と異なる。ここで、エッジシフト量測定としているステップS33はプロセスマージン測定となっていてよい。

【0106】始めに、予測処理最適化部25は、判定基準保持部21から判定条件を読み出し、この判定条件を解析し、予測、測定、判定を行う順番を最適化する (ステップS31)。次に、ステップS32-1とステップS33を行い、仕上がりパターンと基準パターンとの差であるエッジシフト量を測定する。次に、測定結果判定部18は、判定基準保持部21から判定基準を読み出し、S33で測定されたエッジシフト量がこの判定基準を満たすか否かを判定する (ステップS34-1)。

【0107】ステップS34-1から次に進むステップは、判定条件によって変わる。この判定条件について具体的に説明する。例えば、 $N = 2$  であり、測定結果判定のステップがS34-1とS34-2の2つである場合について説明する。判定条件が、ステップS34-1においてS33で測定されたエッジシフト量が判定基準を満たし、かつステップS34-2においてS35-2で測定されたプロセスマージンが判定基準を満たすならば合格であるとする。この場合、ステップS34-1において、判定基準を満たしていないならば、ステップS34-2において判定基準を満たす満たさないにかかわらず、レイアウトパターンの仮補正を行わなければならないことが確定する (括弧でかこわれていないNGに対応する)。

【0108】ステップS34-1において、判定基準を満たすならば、ステップS32-2に進み (括弧でかこわれていないOKに対応する)、それ以後、図5のフローチャートと同様であるので説明を省略する。

【0109】また、判定条件が、ステップS34-1においてS33で測定されたエッジシフト量が判定基準を満たし、またはステップS34-2においてS35-2で測定されたプロセスマージンが判定基準を満たすならば合格であるとする。この場合、ステップS34-1において、判定基準を満たすならば、完了し図3のステップ2に戻る (括弧でかこわれたOKに対応する)。

【0110】ステップS34-1において、判定基準を満たさないならば、ステップS32-2に進み (括弧でかこわれたNGに対応する)、それ以後、図5のフローチャートと同様であるので説明を省略する。このように、両方の評価を行わなくても測定結果の判定を得ることができる。また、測定結果判定のステップが3つ以上

の場合、少し複雑になるが、処理するステップが少なくなるように順番を最適化するという技術的思想は同じである。

【0111】なお、ここでは、エッジシフト量の測定がプロセスマージンの測定より先行しているが、判定条件によっては、プロセスマージンの測定がエッジシフトの測定より先行することもあり得る。本実施の形態によれば、判定条件に条件分岐がある場合、予測、測定を最小限に抑えることにより、処理するステップを削減する、つまり処理を高速化することが可能となる。

【0112】実施の形態10. 実施の形態10のパターン歪み補正装置の構成図は、図2と同じである。図12は、レイアウトパターン補正（図3のステップ2）のフローチャートである。図12のフローチャートが図5のフローチャートと異なるのは、仕上がりパターン予測（ステップS21-1）とエッジシフト量測定（ステップS22）、および仕上がりパターン予測（ステップS21-N）とプロセスマージン測定（ステップS24-N）の組が並列処理で同時に行われている点である。

【0113】なお、図12のステップS21～ステップS25を複数回繰り返すことを、判定基準に追加してもよい。この場合、レイアウトパターンが複数回補正され、測定結果判定部18による判定（ステップS24）において、これら複数個の補正パターンのうち、最良のものが選択される。さらに、パターン歪み補正装置は、この並列処理をソフトウェアで実行するために、並列処理する組の数と同数のCPU（図示せず）を含むことが好ましい。

【0114】本実施の形態によれば、順番に1つずつ処理を行う実施の形態1と比べて全体の処理時間を短縮することが可能である。

【0115】実施の形態11. 図13は、実施の形態11のパターン歪み補正装置の構成を説明する説明図である。図13は、検証フラグ出力部26を含むという点で図2と異なる。図2と同一のことについては、重複を避けるために説明を省略する。検証フラグ出力部26は、測定結果判定部18が出力する信号にもとづいて検証フラグを出力する。

【0116】なお、図13において、予測方法保持部20、判定基準保持部21、測定方法保持部22は、レイアウトパターン補正繰り返し部13に接続されているように図示されている。実際には、予測方法保持部20は、各仕上がりパターン予測部16に接続されており、判定基準保持部21は、測定結果判定部18に接続されており、測定方法保持部22は、エッジシフト量測定部17および各プロセスマージン測定部24に接続されている。

【0117】次に動作について説明する。図14は、レイアウトパターン補正（図3のステップS2）のフローチャートを示す。図14は、ステップS47を含むとい

う点で図5と異なる。説明の便宜上、ステップS46も加えられているが、図5のステップS24は、通常この条件を含むため、本質的な差異ではない。説明の重複を避けるために、図5と同一のステップの説明は省略する。

【0118】ステップS47において、ステップS46で指定回数仮補正を繰り返しても判定基準を満たさないと判断されると、検証フラグを出力する。これでレイアウトパターンの補正を終了し、図3のステップ2に戻る。検証フラグにより、補正が正しく行われなかった箇所を検出することができる。また、この検証フラグの生じた部分に、さらに予測方法、測定方法、判定基準を変えたOPC処理を行うことで、詳細なOPC処理を行うことも可能である。さらに、また、繰り返し数を1回とすると、このパターン歪み補正装置は、検証フラグにより補正が必要な箇所を検出することができる補正部検出装置として機能する。

【0119】なお、補正部検出装置として使用する場合、図14において、レイアウト仮補正部19はなくてもよく、さらに、判定結果判定部18からレイアウトパターンを仕上がりパターン予測部16に戻す矢印もなくてもよい。

【0120】実施の形態12. 実施の形態12のパターン歪み補正装置の構成図と動作は、実施の形態1のものと同様である。実施の形態12は、実施の形態1において、特に、図2の予測方法保持部20、判定基準保持部21、測定方法保持部22に格納された予測方法、判定基準、測定方法を以下のように設定したものである。

【0121】予測方法1：従来と同様の方法で（プロセス変動を考慮しないで）仕上がりパターンを予測する。  
測定方法1：上記仕上がりパターンのエッジシフト量を測定する。

予測方法2：予測は行わない。

測定方法2：レイアウトパターン（または仮補正を行ったパターン）と隣接するパターンとの図形的特性（エッジ間距離）を測定する。

判定基準：測定方法2により得られたエッジ間距離が規定値以上である条件下で、測定方法1により得られたエッジシフト量が規定値内かつ最小である。

【0122】図1(c)のようなプロセスマージンが著しく低下する図形的条件（ここでは、補正パターン3のエッジ間距離）を予め設定しておくことにより、予測方法2においてシミュレーションを用いる場合と比べ、精度は低下するが、計算機処理上容易である図形処理によりプロセスマージンの低下の予測、測定を行うことが可能である。また、判定基準において、全ての補正パターンでエッジ間距離の最小値が一律に規定されるのではなく、補正パターンの幅毎にエッジ間距離の最小値が規定されることで、精度を若干向上させることが可能である。



【0123】なお、図5のステップS21-1～ステップS25を複数回繰り返すことを、判定基準に追加してもよい。この場合、レイアウトパターンが複数回補正され、測定結果判定部18による判定（ステップS24）において、これら複数個の補正パターンのうち、最良のものが選択される。

【0124】本実施の形態によれば、処理負荷の重いシミュレーションによる予測を図形処理にすることで、実行時に使用するリソースの削減および処理の高速化が可能となる。また、本実施の形態によれば、プロセス変動が起こった際にブリッジが起こるなどのプロセスマージン低下を防ぎつつ、図1(d)に示すように、基準パターンに近い仕上がりパターンを得るOPC処理結果を求めることが可能となる。

【0125】以上、実施の形態1～実施の形態12まで説明したが、これらの実施の形態が組み合わされてもよい。また、いずれの実施の形態においても、図2、図10、または図13のパターン歪み補正装置を構成する各構成部がCPU（図示せず）によって実行されてもよい。CPUを作動させるパターン歪み補正プログラムは、CD-ROM（図示せず）などの記録媒体またはROM（図示せず）などの記憶装置に記録されており、実行する際に記録媒体または記憶装置から読み出される。記録媒体は、フロッピー（登録商標）ディスクやDVDであってもよい。このように、ソフトウェアとしてパターン歪み補正を実行することができる。

#### 【0126】

【発明の効果】本発明の第1の態様に係るパターン歪み補正装置によれば、プロセスマージンを考慮したOPC処理結果を得ることができる。

【0127】本発明の第2の態様に係るパターン歪み補正装置によれば、プロセス条件が変動した条件でのエッジシフト量を考慮したOPC処理結果を得ることができる。

【0128】本発明の第3の態様に係るパターン歪み補正装置によれば、プロセスマージンを確保したOPC処理結果を得ることができる。

【0129】本発明の第4の態様に係るパターン歪み補正装置によれば、他マスクとのプロセスマージンを考慮したOPC処理結果を得ることができる。さらに、このパターン歪み補正装置によれば、他マスクをそのまま用いることによりレイアウトパターンの補正を高速化することができる。

【0130】本発明の第5の態様に係るパターン歪み補正装置によれば、他マスクとのプロセスマージンを考慮したOPC処理結果を得ることができる。さらに、このパターン歪み補正装置によれば、他マスクをそのまま用いることによりレイアウトパターンの補正を高速化することができる。

【0131】本発明の第6の態様に係るパターン歪み補

正装置によれば、HTディンプルの発生を抑制しつつ、仕上がりパターンのエッジシフト量を最小にするOPC処理結果を得ることができる。

【0132】本発明の第7の態様に係るパターン歪み補正装置によれば、仕上がりパターンの幅が基準パターンの幅に近いOPC処理結果を得ることができる。

【0133】本発明の第8の態様に係るパターン歪み補正装置によれば、デバイス、回路上の規格を満たし、かつ仕上がりパターンが基準パターンに近いOPC処理結果を得ることができる。

【0134】本発明の第9の態様に係るパターン歪み補正装置によれば、全ての測定結果を総合的に判定して最適なOPC処理結果を得ることができる。

【0135】本発明の第10の態様に係るパターン歪み補正装置によれば、判定条件に基づいて、予測、測定、判定の順番を最適化することによって、処理するステップを削減し、レイアウトパターンの補正処理を高速化することができる。

【0136】本発明の第11の態様に係るパターン歪み補正装置によれば、測定結果の論理演算および/または条件分岐で構成される判定条件に基づいて、予測、測定、判定の順番を最適化することによって、処理するステップを削減し、レイアウトパターンの補正処理を高速化することができる。

【0137】本発明の第12の態様に係るパターン歪み補正装置によれば、複数の工程を並列処理で実行するために、レイアウトパターンの補正処理を高速化することができる。

【0138】本発明の第13の態様に係るパターン歪み補正装置によれば、検出フラグにより、補正が正しく行われなかった箇所を検出することができる。

【0139】本発明の第14の態様に係るパターン歪み補正装置によれば、処理負荷の重いシミュレーションによる予測を図形処理にすることで、実行時に使用するリソースの削減および処理の高速化することができる。また、このパターン歪み補正装置によれば、プロセス変動が起こった際にブリッジが起こるなどのプロセスマージン低下を防ぎつつ、仕上がりパターンが基準パターンに近いOPC処理結果を得ることができる。

【0140】本発明の第15の態様に係るパターン歪み補正装置によれば、処理負荷の重いシミュレーションによる予測を図形処理にすることで、実行時に使用するリソースの削減および処理の高速化することができる。また、このパターン歪み補正装置によれば、プロセス変動が起こった際にブリッジが起こるなどのプロセスマージン低下を防ぎつつ、仕上がりパターンが基準パターンに近いOPC処理結果を得ることができる。

【0141】本発明の第16の態様に係るパターン歪み補正方法によれば、プロセスマージンを考慮したOPC処理結果を得ることができる。

【0142】本発明の第17の態様に係るパターン歪み補正方法によれば、パターンの予測、測定、判定、補正を繰り返すことによって、プロセスマージンを考慮したより高精度なOPC処理結果を得ることができる。

【0143】本発明の第18の態様に係る記録媒体によれば、記録媒体に記録されたパターン歪み補正プログラムをコンピュータが実行することによって、プロセスマージンを考慮したOPC処理結果を得ることができる。

【0144】本発明の第19の態様に係る記録媒体によれば、記録媒体に記録されたパターン歪み補正プログラムをコンピュータが実行することによって、プロセスマージンを考慮したより高精度なOPC処理結果を得ることができる。

#### 【図面の簡単な説明】

【図1】 OPC処理前レイアウトパターンとOPC処理後レイアウトパターンとを説明するための説明図。

【図2】 パターン歪み補正装置の構成を説明する説明図。

【図3】 パターン歪み補正のフローチャート。

【図4】 レイアウトパターン補正のフローチャート。

【図5】 レイアウトパターン補正のフローチャート。

【図6】 実施の形態3の説明図。

【図7】 実施の形態4の説明図。

【図8】 実施の形態5の説明図。

【図9】 実施の形態6の説明図。

【図10】 実施の形態9のパターン歪み補正装置の構成を説明する説明図。

成を説明する説明図。

【図11】 レイアウトパターン補正のフローチャート。

【図12】 レイアウトパターン補正のフローチャート。

【図13】 実施の形態12のパターン歪み補正装置の構成を説明する説明図。

【図14】 レイアウトパターン補正のフローチャート。

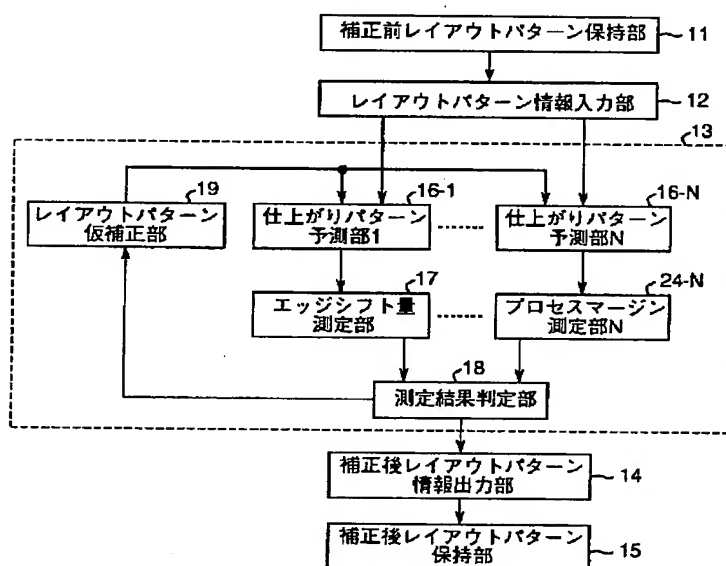
【図15】 従来技術のパターン歪み補正装置の構成を説明する説明図。

【図16】 従来技術のパターン歪み補正のフローチャート。

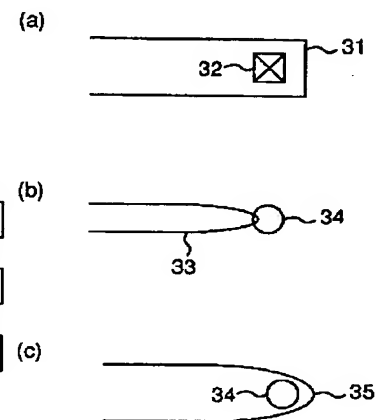
#### 【符号の説明】

1 OPC処理前レイアウトパターン、2 仕上がりパターン、3 OPC処理後レイアウトパターン、4 仕上がりパターン、5 仕上がりパターン5、6 仕上がりパターン、7 OPC処理後レイアウトパターン、31 設計パターン、32 他工程のマスク、33 配線の仕上がりパターン、34 ビアの仕上がりパターン、35 配線の仕上がりパターン、41 設計レイアウトパターン、42 仕上がりパターン、43 HTディンプル、44 OPC処理により生成したパターン、45 仕上がりパターン、51 基準パターン、52 仕上がりパターン、53 仕上がりパターン。

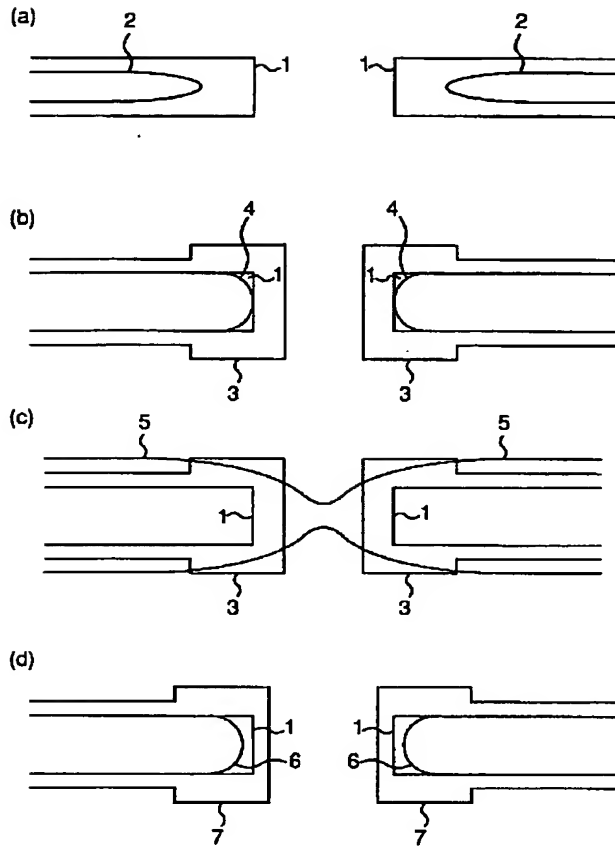
【図2】



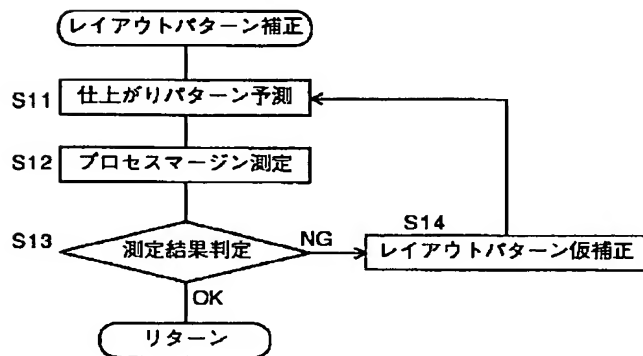
【図7】



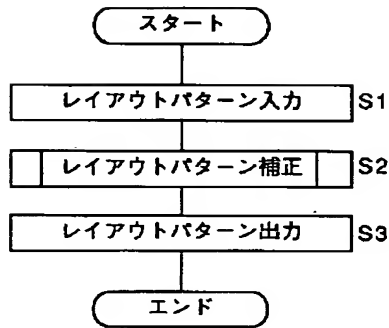
【図1】



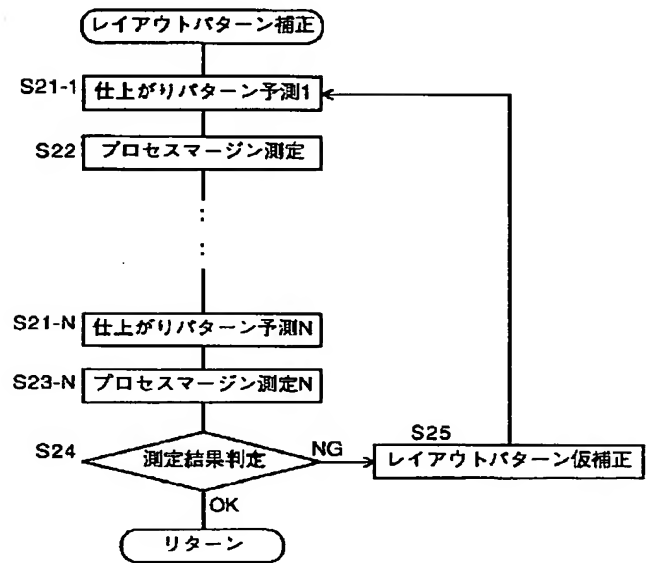
【図4】



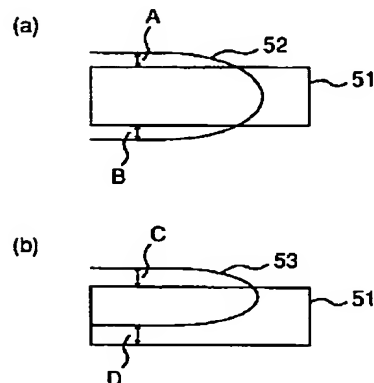
【図3】



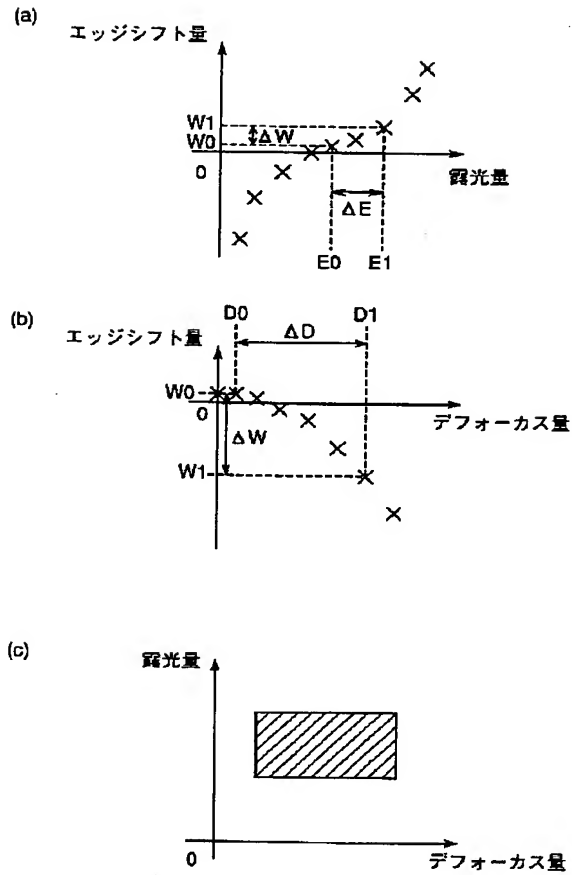
【図5】



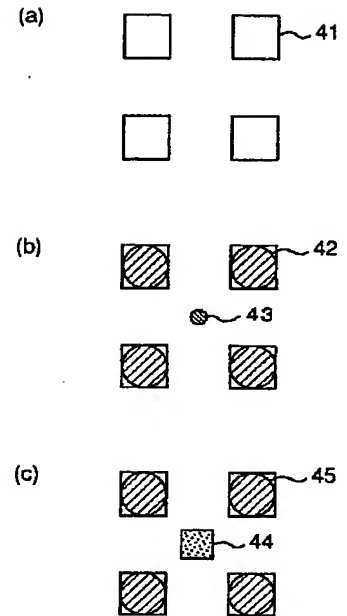
【図9】



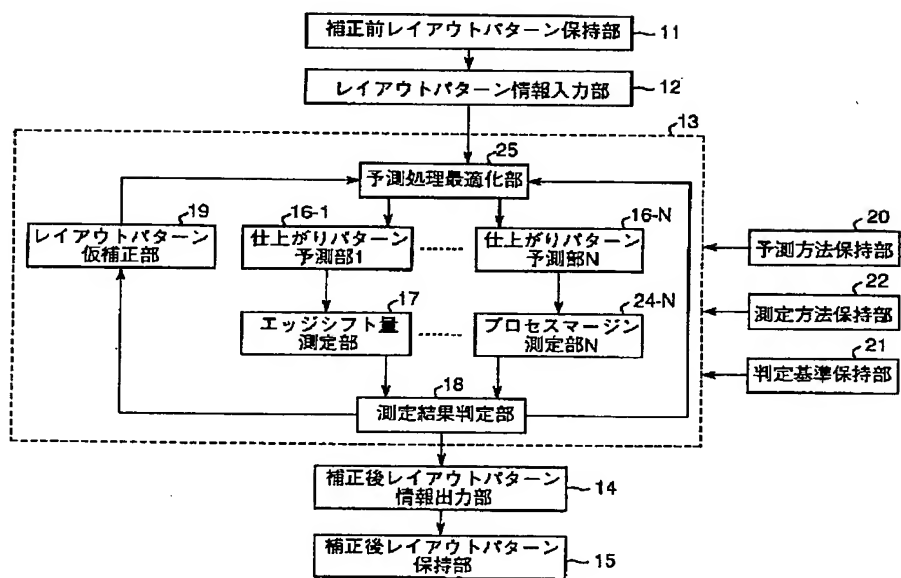
【図6】



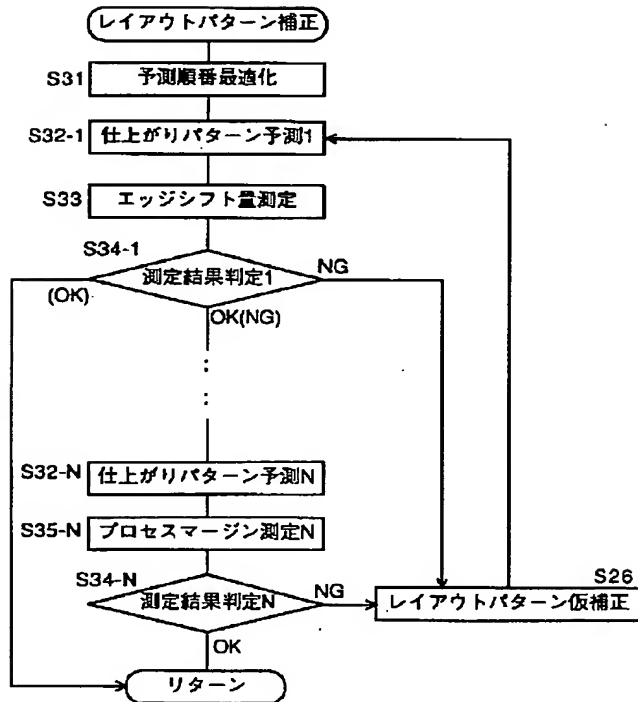
【図8】



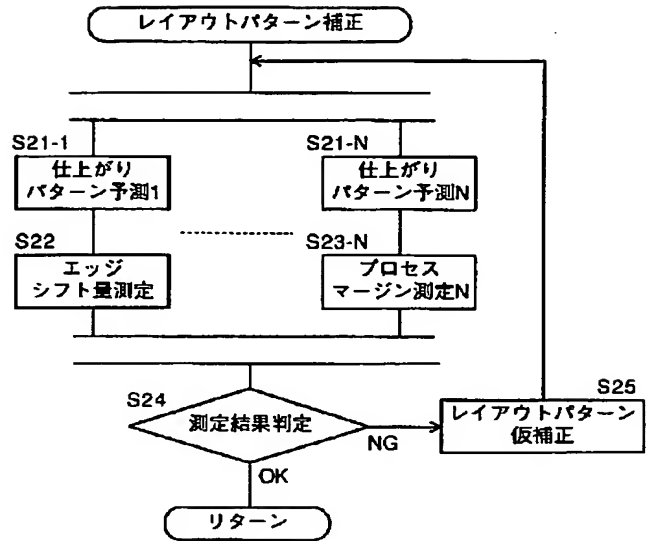
【図10】



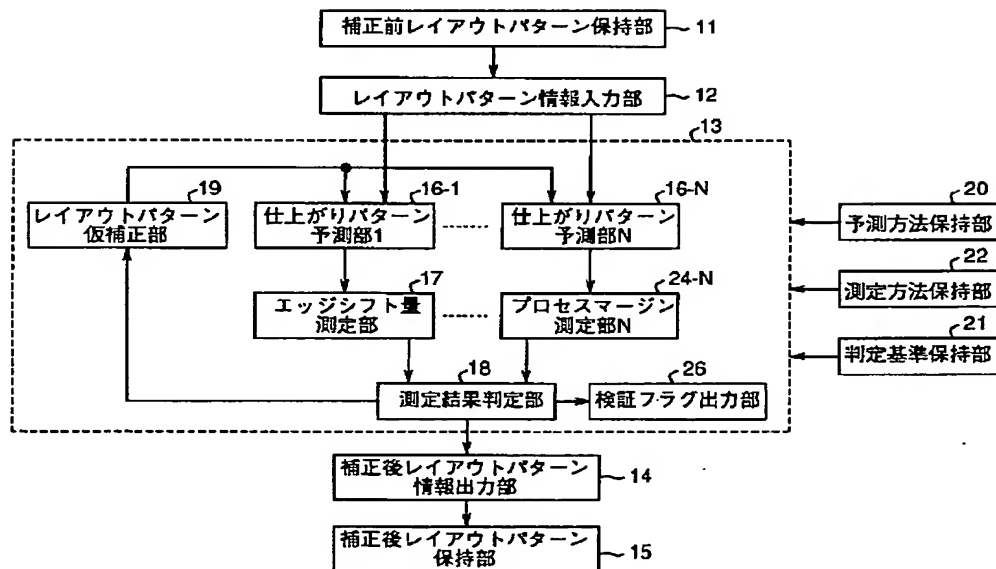
【図11】



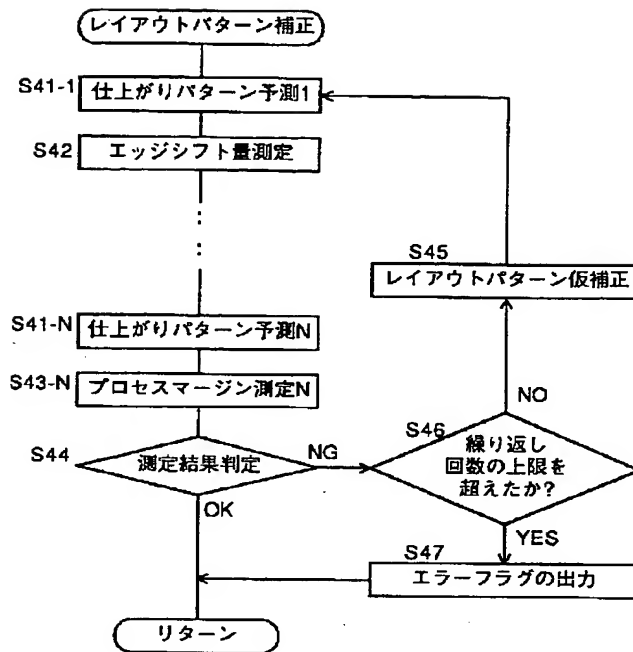
【図12】



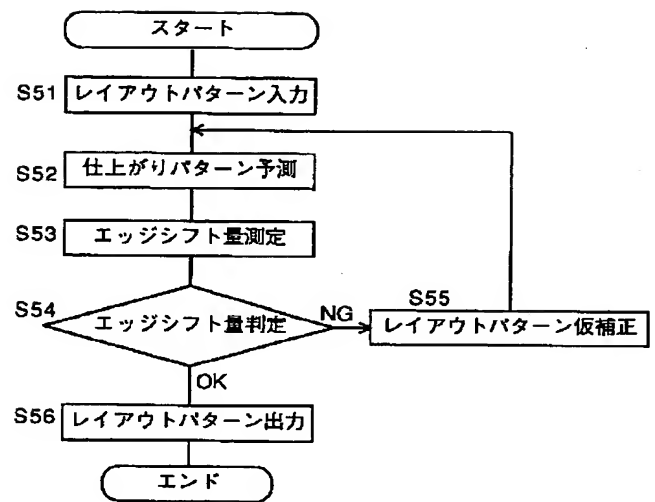
【図13】



【図14】



【図16】



【図15】

